

【11】證書號數：I347689

【45】公告日：中華民國 100 (2011) 年 08 月 21 日

【51】Int. Cl. : H01L33/00 (2010.01) H01L23/492 (2006.01)  
H01L23/64 (2006.01)

發明

全 6 頁

【54】名稱：可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法及其裝置

【21】申請案號：096134578 【22】申請日：中華民國 96 (2007) 年 09 月 14 日

【11】公開編號：200810162 【43】公開日期：中華民國 97 (2008) 年 02 月 16 日

【72】發明人：張連璧 (TW)；張欣怡 (TW)；江國領 (TW)

【71】申請人：長庚大學 CHANG GUNG UNIVERSITY  
桃園縣龜山鄉文化一路 259 號

【56】參考文獻：

TW 592387 TW I241703  
US 6861740B2

## [57]申請專利範圍

1. 一種可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其步驟包括：步驟一：係製作多顆發光二極體半導體元件，並使每一顆發光二極體半導體元件形成有一第一電極及一第二電極；步驟二：係製作導電層絕緣層導電層(CIC)電容覆晶基板，該導電層絕緣層導電層(CIC)電容覆晶基板為半導體層、絕緣層、半導體基板組合而成；該半導體基板為高散熱材質所形成；步驟三：係將導電層絕緣層導電層(CIC)電容覆晶基板之半導體層圖形化以製作光罩，並形成有數組之第一電極及第二電極；步驟四：將各顆發光二極體半導體元件之第一電極及第二電極，分別與該導電層絕緣層導電層(CIC)電容覆晶基板的各第一電極及第二電極電性連接。
2. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，每一顆發光二極體半導體元件係在一基板上依序設有一晶核層、一導電緩衝層、主動層、一上束縛層一下束縛層、一接觸層、一第一電極及一第二電極。
3. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，該發光二極體半導體元件之第一電極上可鍍銀作為反射層。
4. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，該半導體基板包括為氮化鋁(AlN)所形成。
5. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，該絕緣層為介電材料所形成。
6. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，該絕緣層為高介電材料所形成。
7. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，該絕緣層為過電壓崩潰材料所形成。
8. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，該絕緣層包括為二氧化鈦(HfO<sub>2</sub>)所形成。
9. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，該絕緣層包括為氧化鋯(ZrO<sub>2</sub>)所形成。

(2)

10. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，該絕緣層包括為二氧化矽( $\text{SiO}_2$ )所形成。
11. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，該絕緣層包括為氮化矽( $\text{Si}^3\text{N}_4$ )所形成。
12. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，該絕緣層包括為稀土氧化物所形成。
13. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，該導電層絕緣層導電層(CIC)電容覆晶基板於製作光罩時，光罩佈局可經過設計，使數顆發光二極體與導電層絕緣層導電層(CIC)電容覆晶基板連結時，藉由光罩佈局去改善光場不均勻之現象。
14. 如申請專利範圍第 1 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的製造方法，其中，該導電層絕緣層導電層(CIC)電容覆晶基板上可進一步形成數反光凹洞，每一凹洞可供至少一顆發光二極體放置，藉由凹洞達到聚光效果。
15. 一種可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其係包括：至少一發光二極體半導體元件，各發光二極體半導體元件包括有一第一電極及一第二電極；一導電層絕緣層導電層(CIC)電容覆晶基板，該導電層絕緣層導電層(CIC)電容覆晶基板為半導體層、絕緣層、半導體基板組合而成，該導電層絕緣層導電層(CIC)電容覆晶基板上之半導體層圖形化形成有光罩，並形成有數組之第一電極及第二電極，且該導電層絕緣層導電層(CIC)電容覆晶基板的各第一電極及第二電極可分別藉由焊料球與各顆發光二極體半導體元件之第一電極及第二電極電性連結。
16. 如申請專利範圍第 15 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其中，各發光二極體半導體元件係在一基板上依序設有一晶核層、一導電緩衝層、主動層、一上束縛層一下束縛層、一接觸層、一第一電極及一第二電極。
17. 如申請專利範圍第 15 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其中，該發光二極體半導體元件之第一電極上可鍍銀作為反射層。
18. 如申請專利範圍第 15 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其中，該導電層絕緣層導電層(CIC)電容覆晶基板上之半導體基板為高散熱材質所形成。
19. 如申請專利範圍第 15 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其中，該導電層絕緣層導電層(CIC)電容覆晶基板上之半導體基板為氮化鋁( $\text{AlN}$ )所形成。
20. 如申請專利範圍第 15 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其中，該導電層絕緣層導電層(CIC)電容覆晶基板上之絕緣層為介電材料所形成。
21. 如申請專利範圍第 15 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其中，該導電層絕緣層導電層(CIC)電容覆晶基板上之絕緣層為高介電材料所形成。
22. 如申請專利範圍第 15 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其中，該導電層絕緣層導電層(CIC)電容覆晶基板上之絕緣層為過電壓崩潰材料所形成。
23. 如申請專利範圍第 15 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其中，該導電層絕緣層導電層(CIC)電容覆晶基板上之絕緣層包括為二氧化矽( $\text{SiO}_2$ )所形成。
24. 如申請專利範圍第 15 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其中，該導電層絕緣層導電層(CIC)電容覆晶基板上之絕緣層包括為二氧化鈦( $\text{HfO}_2$ )所形成。

(3)

25. 如申請專利範圍第 15 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其中，該導電層絕緣層導電層(CIC)電容覆晶基板上之絕緣層包括為二氧化鋯( $ZrO_2$ )所形成。
26. 如申請專利範圍第 15 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其中，該導電層絕緣層導電層(CIC)電容覆晶基板上之絕緣層包括為稀土氧化物所形成。
27. 如申請專利範圍第 15 項所述之可連接多顆晶片及具有防靜電破壞之覆晶基板的裝置，其中，該導電層絕緣層導電層(CIC)電容覆晶基板上可進一步形成數反光凹洞，每一凹洞可供至少一顆發光二極體放置。

圖式簡單說明

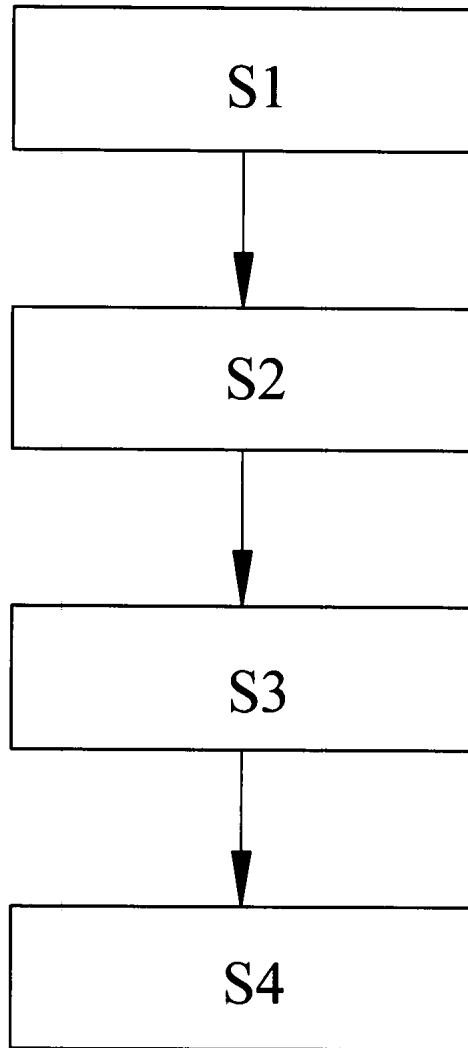
第一圖係本發明之流程示意圖。

第二圖係本發明發光二極體半導體元件之示意圖。

第三圖係本發明發光二極體半導體元件與導電層絕緣層導電層(CIC)電容覆晶基板之結合示意圖。

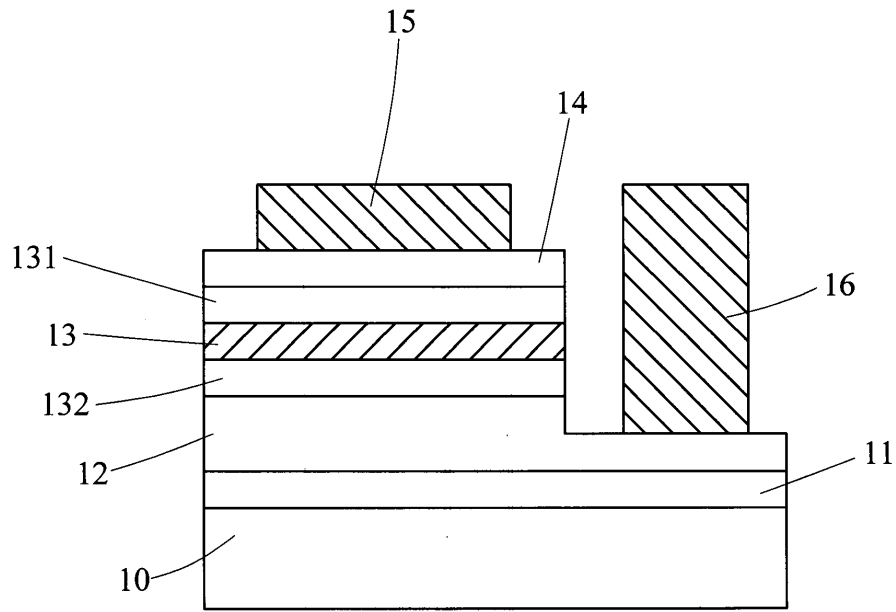
第四圖係本發明半導體層圖形化製作之光罩佈局示意圖。

(4)

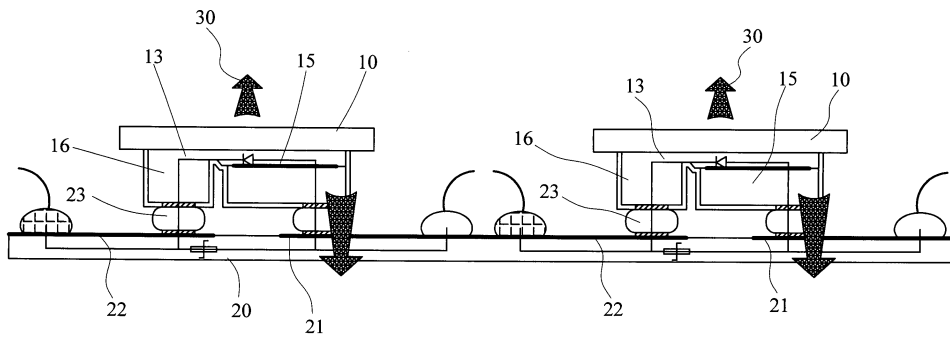


第一圖

(5)

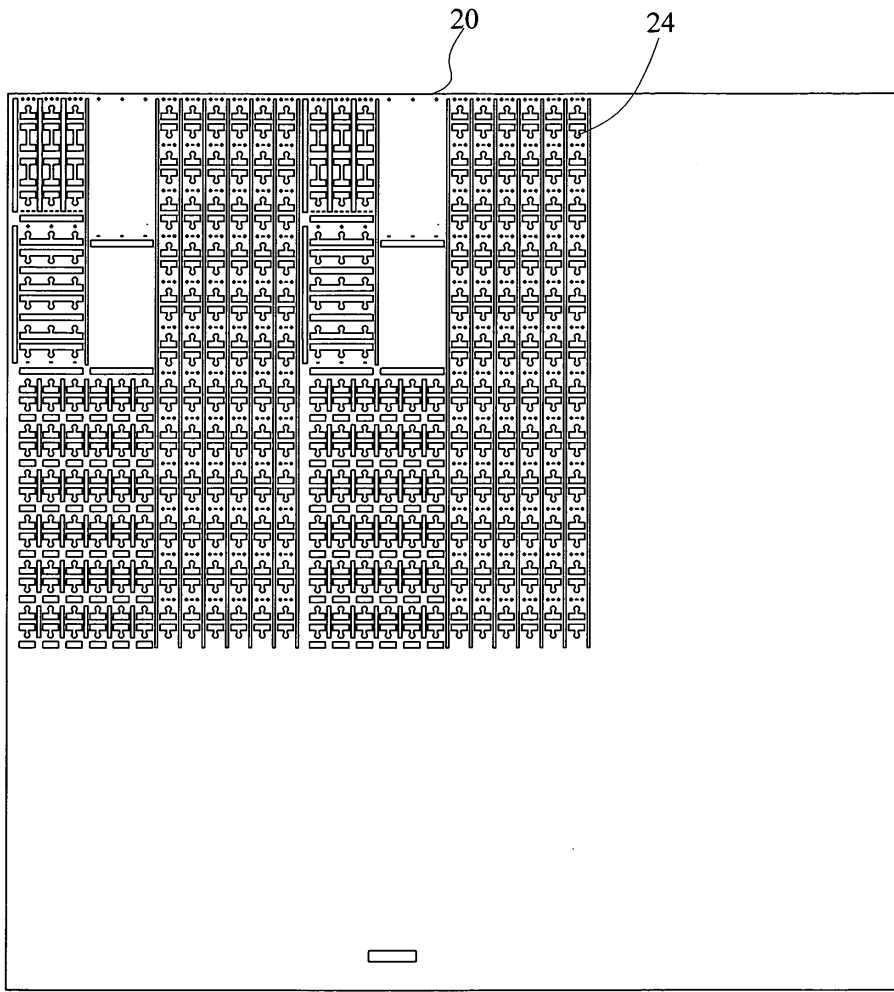


第二圖



第三圖

(6)



第四圖